

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-057146

(43)Date of publication of application : 27.02.2001

(51)Int.Cl.

H01J 1/304  
 B82B 1/00  
 H01J 9/02  
 H01J 23/06  
 H01J 29/04  
 H01J 31/12

(21)Application number : 2000-216032

(71)Applicant : LUCENT TECHNOL INC

(22)Date of filing : 17.07.2000

(72)Inventor : CHOI KYUNG MOON

JIN SUNGHO

GERGORY P KOCHANSKI

ZHU WEI

(30)Priority

Priority number : 99 144277  
 99 369802

Priority date : 15.07.1999  
 06.08.1999

Priority country : US

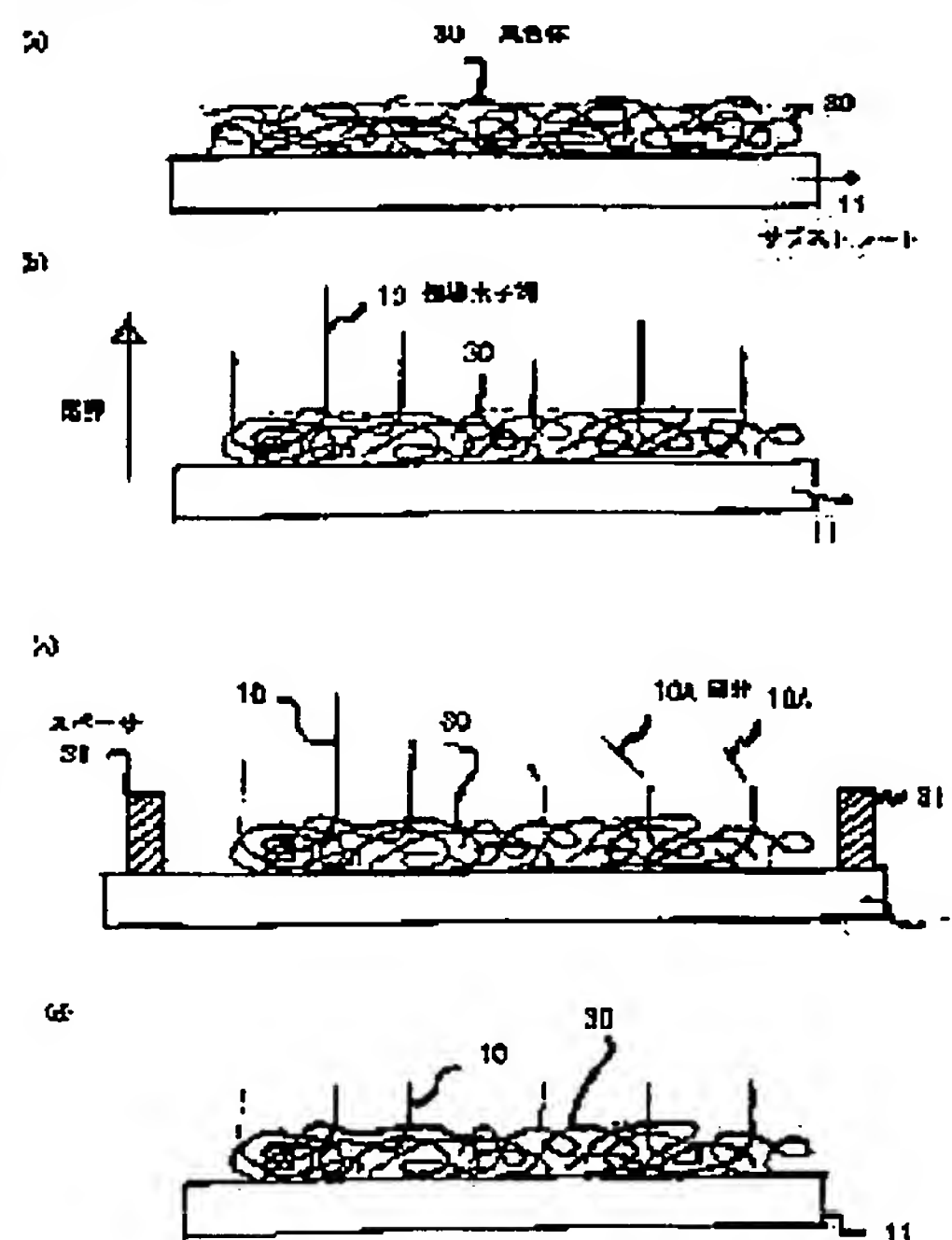
US

(54) NANOSCALE CONDUCTOR ASSEMBLY, MANUFACTURE THEREOF, FIELD EMISSION DEVICE, MICROWAVE VACUUM TUBE AMPLIFIER AND DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a field emission device utilizing the electron emission characteristics of a nano-conductor.

SOLUTION: This field emission device deposits nano-conductors on a board 11 generally in the form of an aggregate 30 of wires or fibers, which do not have definite directions and a high aspect ratio in an entangled form. The aggregate 30 in the entangled form is exposed to an electric field vertically applied to the surface of a film during field emission. A loose nano-conductor end 10 in the structure tends to rise and align itself along a power line, so that the nano-conductor end 10 exposed to the electric field and aligned can be provided. Because of the indefinite and entangled nature of the aggregate 30, its density is adequately low and conforms to a criterion of  $d/h > 0.1$ . In order to produce an aligned nanotube ends having an equal height, the emission characteristic is optimized by trimming the end parts as desired by the use of a high-temperature blade or spacer or by the use of a laser beam.



## LEGAL STATUS

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-57146

(P2001-57146A)

(43)公開日 平成13年2月27日(2001.2.27)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-コ-ト*(参考)
H 0 1 J 1/304		H 0 1 J 1/30	F
B 8 2 B 1/00		B 8 2 B 1/00	
H 0 1 J 9/02		H 0 1 J 9/02	B
23/06		23/06	
29/04		29/04	

審査請求 未請求 請求項の数15 O L (全 15 頁) 最終頁に続く

(21)出願番号	特願2000-216032(P2000-216032)	(71)出願人	596077259 ルーセント テクノロジーズ インコーポ レイテッド Lucent Technologies Inc. アメリカ合衆国 07974 ニュージャージ ー、マレーヒル、マウンテン アベニュー 600-700
(22)出願日	平成12年7月17日(2000.7.17)	(74)代理人	100081053 弁理士 三俣 弘文
(31)優先権主張番号	60/144277		
(32)優先日	平成11年7月15日(1999.7.15)		
(33)優先権主張国	米国 (US)		
(31)優先権主張番号	09/369802		
(32)優先日	平成11年8月6日(1999.8.6)		
(33)優先権主張国	米国 (US)		

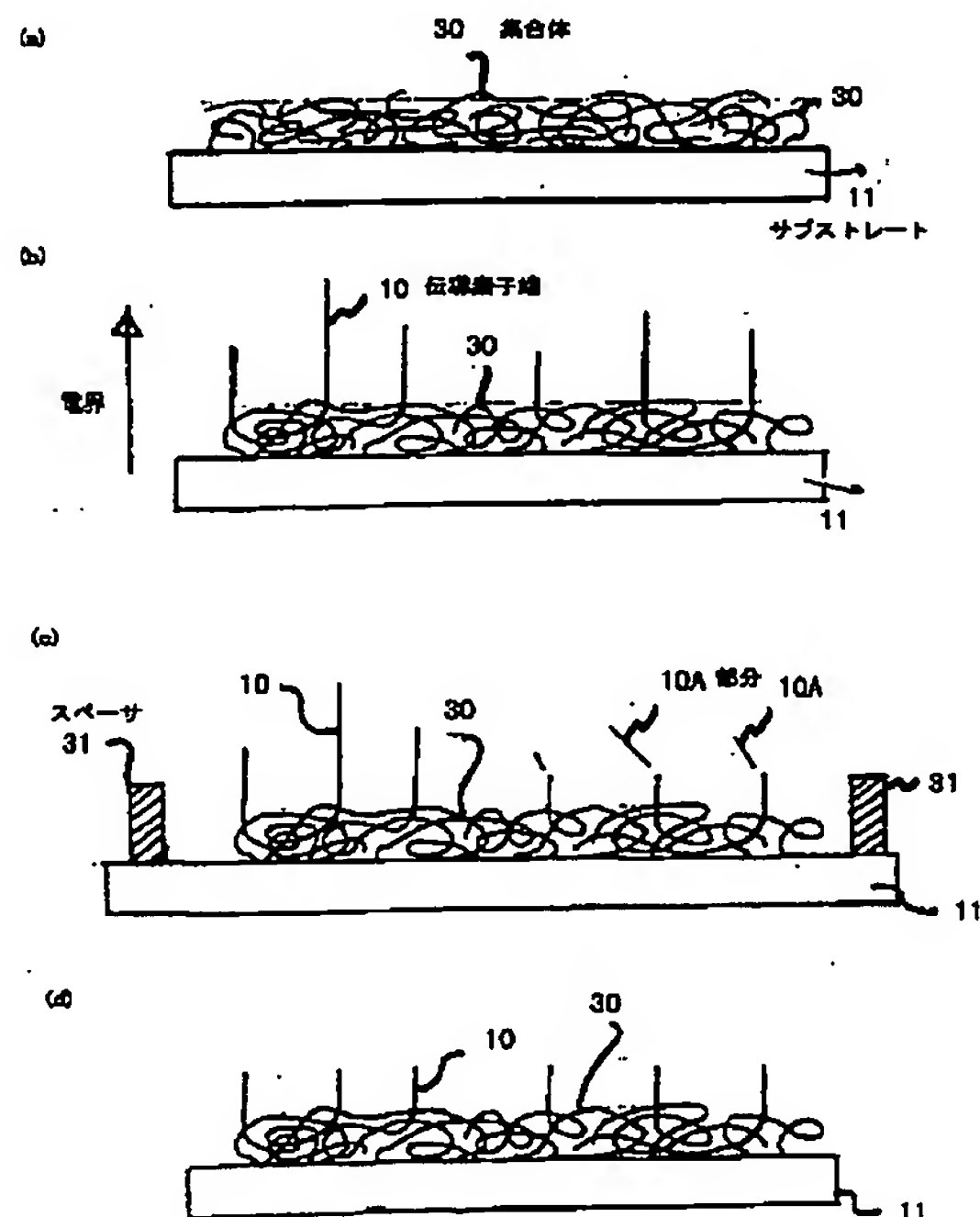
最終頁に続く

(54)【発明の名称】 ナノスケール導体アセンブリとその製造方法、電界放出装置、マイクロ波真空管増幅器、及びディスプレイ装置

(57)【要約】

【課題】 ナノ導体の電子放出特性を活用した電界放出装置を提供する。

【解決手段】 ナノ導体を、一般的には、もつれた状態の、方向が一定しない、高アスペクト比の針金又は繊維の集合体30の状態を基板11上に堆積する。もつれた状態の集合体30は、電界放出中膜表面に垂直に加わる外部電界に晒される。構造物内の緩いナノ導体端10は、立ち上がり、電力線に沿って自己整列する傾向があるため、電界に晒された、整列したナノ導体端10が得られる。集合体30の一定しない、かつ、もつれた性質の故に、その密度は十分に低く、 $d/h > 0.1$ の基準に合致する。同じ高さを持つ整列したナノ管端を作り出すために、高温のブレードやスペーサを使用して又はレーザービームを使用して端部を随意にトリミングすることにより、更に放出特性を最適化する。



## 【特許請求の範囲】

【請求項1】 基板とこの基板に取り付けられた複数のナノスケール導体とを有し、

前記ナノスケール導体が、基板表面から先端部まで伸び、 $1.0 - 100\text{ nm}$ の範囲の直径と $0.5 - 100\text{ }\mu\text{m}$ の範囲の長さを持つ、ナノスケール導体アセンブリにおいて、

隣接する前記ナノスケール導体の間の平均分離距離は、基板表面上の平均導体高さの少なくとも $0.1$ 倍であることを特徴とするナノスケール導体アセンブリ。

【請求項2】 前記平均分離距離は、前記平均導体高さの $0.5$ 倍以上であることを特徴とする請求項1記載のナノスケール導体アセンブリ。

【請求項3】 前記ナノスケール導体は、カーボン製ナノチューブであることを特徴とする請求項1記載のナノスケール導体アセンブリ。

【請求項4】 前記ナノスケール導体は、半導体製ナノワイヤであることを特徴とする請求項1記載のナノスケール導体アセンブリ。

【請求項5】 前記基板表面は、平面であり、前記導体は、前記基板表面にほぼ直交するように整列され、そのアラインメント平均偏差はその直交方向から $30^\circ$ 未満であることを特徴とする請求項1記載のナノスケール導体アセンブリ。

【請求項6】 前記ナノスケール導体は、前記平均導体高さの $20\%$ 以内の範囲でほぼ等しい高さであることを特徴とする請求項1記載のナノスケール導体アセンブリ。

【請求項7】 カソードと、複数の電界エミッタチップと、前記電界エミッタチップに対して比較的近接して配置されるグリッドと、前記電界エミッタチップから比較的離間して配置されるアノードとを有する電界放出装置において、

請求項1記載のアセンブリを有し、前記アセンブリの前記基板は、前記カソードを含み、前記ナノスケール導体の前記先端部は、前記エミッタチップを含むことを特徴とする電界放出装置。

【請求項8】 真空管と、前記真空管内に配置された電子源と、マイクロ波信号用の入力と、前記入力信号を電子と相互作用させるために前記真空管内に配置された相互作用構造体と、増幅されたマイクロ波信号用の出力とを有するマイクロ波真空管増幅器において、

前記電子源は、請求項7記載の電界放出装置を含むことを特徴とするマイクロ波真空管増幅器。

【請求項9】 複数の電子エミッタを含むカソードと、前記エミッタに対し離間して配置され、隣層を有するアノードと、

前記エミッタと前記アノードとの間に配置されたゲートとを有するディスプレイ装置において、

請求項1記載のアセンブリを有し、

前記アセンブリの前記基板は、前記カソードを含み、前記ナノスケール導体の前記先端部は、前記エミッタを含むことを特徴とするディスプレイ装置。

【請求項10】 ナノスケール導体アセンブリの製造方法において、

(A) 基板を用意するステップと、

10 (B) 前記基板の表面上に、その表面から高さ方向に伸び、自由端を有する絡み合ったナノスケールの導体群を、前記自由端間の平均分離距離が平均導体高さの $0.1$ 倍以上となるように形成するステップとを有することを特徴とするナノスケール導体アセンブリの製造方法。

【請求項11】 前記平均分離距離は、前記平均導体高さの $0.5$ 倍以上であることを特徴とする請求項10記載のナノスケール導体アセンブリの製造方法。

【請求項12】 ナノスケール導体アセンブリの製造方法において、

20 (A) 基板を用意するステップであって、前記基板の表面が、表面上に高さ方向に伸びるナノスケール導体を成長させるための核形成触媒の限られた領域を含み、前記触媒領域間の分離距離が、成長時の平均導体高さの $0.1$ 倍以上であるところの基板を用意するステップと、

(B) 前記触媒領域からナノスケール導体を成長させるステップとを有することを特徴とするナノスケール導体アセンブリの製造方法。

30 【請求項13】 (C) 導体を成長させる露出した触媒領域間の分離距離を増加させるために、前記基板表面の領域を非触媒材料でカバーするステップ、をさらに有することを特徴とする請求項12記載のナノスケール導体アセンブリの製造方法。

【請求項14】 ナノスケール導体アセンブリの製造方法において、

(A) 多孔性表面を有する基板を用意するステップと、

40 (B) 基板表面から高さ方向に伸びるナノスケール導体を成長させるための核形成触媒領域を、触媒領域間の分離距離が成長時の平均導体高さの $0.1$ 倍以上となるように、前記基板表面の孔内に形成するステップと、

(C) 前記触媒領域からナノスケール導体を成長させるステップとを有することを特徴とするナノスケール導体アセンブリの製造方法。

【請求項15】 (D) 導体を成長させる露出した触媒領域間の分離距離を増加させるために、前記基板表面の領域を非触媒材料でカバーするステップ、をさらに有することを特徴とする請求項14記載のナノスケール導体アセンブリの製造方法。

50 【発明の詳細な説明】



【0001】

【発明の属する技術分野】本発明は、電界放出装置に関し、特に、電界集中型ナノスケール導体アセンブリとその製造方法に関する。

【0002】

【従来の技術】電界放出装置は、幅広い分野で役に立つ。代表的な電界放出装置は、陰極及び複数の電界放出チップから構成される電界放出アセンブリを備える。装置はまた、一般的にはエミッタチップ近くに位置するグリッド及び陽極から離れて位置する陰極を含む。電圧により、チップからグリッドを通過して陽極への電子の放出が誘導される。用途には、フラットパネル型ディスプレイ、クライストロンや進行波管、イオン銃、電子線リソグラフィ、高エネルギー加速器、自由電子レーザ、及び、電子顕微鏡やマイクロプローブが含まれる。最も将来性のある用途の一つが、薄い、マトリックスアドレス型のフラットパネルディスプレイである。例えば、Semiconductor International, 1991年12月、p. 46; C.A. Spindt他、IEEE Transaction on Electron Devices, vol. 38, p. 2335; I. Brodie and C.A. Spindt, P.W. Hawkes発行、Advances in Electron Physics, vol. 83, p. 1 (1992); 及び、J.A. Costealano, Handbook of Display Technology, アカデミックプレス、ニューヨーク、p. 254 (1992) に記載されている。

【0003】従来の電界放出フラットパネルディスプレイは、陰極に形成した極微な電界エミッタのマトリックスアレイ及び透明なフロントパネルに配置した蛍光体被覆の陽極を有する平面型真空セルを備える。オーブングリッド（又はゲート）は陰極及び陽極との間に配置される。陰極及びゲートは、一般的には、交差しているストリップ（通常は垂直）であり、その交差によりディスプレイのピクセルが形成される。形成されたピクセルは、陰極導体ストリップ及びゲート導体の間に電圧を加えることにより活性化する。より高い正電圧を陽極に加えて比較的高エネルギー（400-5,000 eV）を放射電子に与える。更に詳細には、例えば、米国特許第4,940,916号、第5,129,850号、第5,138,237号、第5,283,500号に記載されている。

【0004】電界放出アセンブリの種々な特徴が有利である。放出電流が、電圧で制御できることは有利であり、ドライバ電圧は「規格品」の集積回路から得られる範囲内である。代表的なCMOS回路構成及び代表的な寸法のディスプレイ装置（例えば、ゲートから陰極までの間隔1  $\mu\text{m}$ ）では、一般的には、25 V/ $\mu\text{m}$ またはそれ以下の電界で放出する陰極が望ましい。放出電流密度は、フラットパネルディスプレイの用途では1-10 mA/ $\text{cm}^2$ の範囲、マイクロ波電力増幅器の用途では100 mA/ $\text{cm}^2$ 以上の範囲であることが望ましい。放出の特徴は、一つの電子源から他の電子源へ再現でき

ること、かつ、長期間（数万時間）安定していることが有利である。放出変動（ノイズ）が十分に小さくなり、装置性能が制限されないことが有利である。陰極は、イオン衝撃、残留ガスとの化学反応、温度極値、アーク発生等の真空環境での予期しない事態に抵抗し得る必要がある。最後に、陰極の製造は、費用が安く、例えば、高度に難しい工程がなく、かつ、幅広い用途に適用できることが有利である。

【0005】従来の陰極材料は、一般的には、金属（Mo等）又は鋭いチップを持つ半導体（Si等）である。これらの材料には有用な放出特徴が見られるが、放出に必要な制御電圧は、その高度な機能のために比較的高い（約100 V）。高い制御電圧は、イオン衝撃による損傷及びエミッタチップ上の表面拡散を増大させ、かつ、所要の放出電流密度を得るのに高パワー密度を必要とする。均一な鋭いチップを作ることは困難で、厄介であり、かつ、高価となる。特に、面積が大きいとなおさらである。更に、これらの材料は、イオン衝撃、活発な化学種や温度極値を含む、実際の装置が作動している環境では劣化を受けやすい。

【0006】例えば、ダイヤモンドエミッタ及びそれに関連した放出装置は、米国特許番号5,129,850、5,138,237、5,616,368、5,623,180、5,637,950、5,648,699、及び、岡野他、Appl. Phys. Lett. vol. 64, p. 2742 (1994), Kumar他、Solid State Technol. vol. 814, p. 2060 (1996) に開示されている。ダイヤモンド電界エミッタは、負又は低い電子親和力を有するが、一方、放出の非均質性、表面が汚染されやすいこと、及び、高放出電流（30 mA/ $\text{cm}^2$ 以上）での黒鉛化の傾向が、技術の進歩を妨げてきた。

【0007】最近、ナノスケールの導体（ナノ導体）が、可能性を秘めた、有用な電界エミッタとして出現してきた。ナノ導体は、直径1.0-100 nm及び長さ0.5-10  $\mu\text{m}$ のオーダの寸法を持つ小さな伝導性ナノ管（中空）又はナノ線（固まり）である。代表的なものであるナノ炭素管は、高いアスペクト比（1,000以上）と小さなチップ曲率半径（1-50 nm）が特徴である、炭素の安定した形である。これらの幾何学的特性が、高い機械的強度や化学的安定性ととともに、ナノ炭素管を、特に、魅力的な電界エミッタにしている。例えば、ナノ炭素管は、ドイツ特許番号4,405,768のT. Keesmann、及び、Rinzler他、Science, vol. 269, p1550 (1995), 斎藤他、Jpn. J. Appl. Vol. 37p. L346 (1998), Wang他、Appl. Phys. Lett. vol. 72, p2912 (1998), 及び、Bonard他、Appl. Phys. Lett. vol. 73, p918 (1998) で開示されている。Si又はGe等の半導体材料をベースにした伝導性ナノ線の合成もまた報告されている。例えば、A. M. Morales他、Science, Vol. 1, p. 208 (1998) に記載されている。

【0008】ナノ導体は、方向性が一定ではなく、針又はスバゲティの様な粉末の形状で成長するため、その粉末を、容易に又は都合よく電界エミッタ装置に組み入れることはできない。この不揃いの形態のため、電子放出特性は、完全には利用も活用もされていない。多くのナノ導体チップをまとめて埋めることはできる。基板上で方向性のある形態でナノ導体を成長させる方法は、Ren他, Science, Vol. 282, p.1105及び、Fan他, Science, Vol. 283, p. 512に開示されている。

【0009】

【発明が解決しようとする課題】したがって、本発明の目的は、ナノ導体の電子放出特性を有効に活用した電界放出装置を提供することである。

【0010】

【課題を解決するための手段】本発明は、高度に方向性のあるナノ導体構造物のみでは効率的な電界放出が保証されない、という本出願人の発見に基づいている。逆に、従来の密集した、高度に方向性のある構造物は、現実には、比較的貧弱な電界放出特性を生み出している。本出願人は、従来のアセンブリにおける個々のナノ導体が、非常に密接しているため、導体は、端部での効率的な電界集中を互いに遮蔽しており、そのため効率的電子放出に必要な推進力が減少しているものと判断した。

【0011】本発明に従った、改良型電界放出ナノ導体アセンブリ（低密度型ナノ導体アセンブリ）におけるナノ導体の配列は、高密度で配置されるが、ナノ導体の平均高さの少なくとも10%の平均距離だけ互いに離れており、かつ、好ましくは平均高さの50%の距離だけ離れている。この方法では、端部での電界強度が、可能な最大電界集中の少なくとも50%となる。以下には、最適な低密度型集アセンブリを作る方法について、アセンブリを用いた幾つかの装置とともに説明する。

【0012】

【発明の実施の形態】I. 改良型ナノ管アセンブリ

本出願人は、ナノ導体アセンブリの有望な電界放出特徴にもかかわらず、幾つかの、従来方法で製造したナノ導体アセンブリが、電界放出装置として性能が貧弱であることを発見した。例えば、CVDで成長したナノ炭素管アセンブリは、効果的な電界集中を提供し、かつ、アセンブリの表面に露出する管端部に高度の集中を提供する、高度に方向性のある小さい半径（0.8-1.3nm）のナノ管を有する。しかしながら、放出結果は貧弱である。この装置は高放出電界のしきい値を示すが、低電流密度を提供する。

【0013】本出願人は、放出電流密度を含むナノ導体アセンブリの性能が、ナノ導体の表面密度を低減することにより高められることを、更に発見した。従来のアセンブリでは、高度に方向性のあるナノ導体の密度が高すぎるといふ仮説をたてた。従来のアセンブリのナノ導体は、非常に密集し過ぎており、この密集している間隔が

放出端における電界集中を減少させていた。

【0014】この問題は、高密度の方向性のある導体を有する従来技術のナノ導体アセンブリを概略的に説明している図1(a)と(b)を参照すれば、質的に明らかである。整列されたナノ導体10は、基板11の表面から伸びている。図1(a)では、ナノ導体は、高い、比較的均一な面密度を有する。図1(b)ではナノ導体は、高表面密度の集合体14中に含まれている。各ナノ導体端部の電界集中は、隣接したナノ導体の存在により遮断され、遮蔽される。

【0015】与えられた電界への隣接したナノ導体による遮蔽又は遮断効果は、図2及び図3で説明される。これらのグラフは、端部の電位対導体の間隔/高さの比率( $d/h$ )を表したものである。 $d/h > 2.5$ では、端部の電位は、可能な最高水準に達していることが分かり、端部で最も完全な電界集中が生じていることを示している。 $d/h < 2.5$ では、端部の電位は低下し始めている。 $d/h = 0.1$ では、電位は $h = 300\text{nm}$ （図2）で得られる最大電位の僅か約65%で、 $h = 100\text{nm}$ （図3）で得られる最大電位の僅か約50%である。これは、導体の間隔が高さの2.5倍以下の時、隣接の導体は電界分布に干渉し、かつ、遮断又は遮蔽することを示している。その結果、電界集中は低減し、電界強度は電圧及び陽極-陰極間の平均的な距離により決まる平均的な電界に低下し、その結果、高アスペクト比率のナノ導体の幾何学的特性による有用な効果が得られなくなる。

【0016】図2、図3のシミュレーション結果は、図1(c)及び図1(d)に示すような、低密度整列のナノ導体アセンブリの使用を示唆している。ここで、個々の導体10（図1(c)）又は小さな束15（図1(d)）の間の低密度間隔は、 $d/h > 0.1$ の一般的な条件に合致する。低密度型アセンブリでは、放出端の電界強度は、得られる最大電界強度と少なくとも同等か、又は50%以上である。 $d/h$ の比率は更に少なくとも0.2必要であり、少なくとも0.5あれば好ましく、少なくとも1.0あれば更に好ましい。本発明の構造物における放出端での所要の電界集中は、密集した従来技術のナノ導体アセンブリに比較して少なくとも5倍、好ましくは少なくとも20倍に増加する。

【0017】図4(a)-(d)は、低密度型ナノ導体アセンブリを作る模範的な方法を概略的に説明している。図4(a)に示すように、ナノ導体を、一般的には、もつれた状態の、方向が一定しない、高アスペクト比の針金又は繊維の集合体30の状態で基板11上に堆積する。それらは、基板上へのアーク放出、化学蒸着及びレーザ剥離を含む多くの合成技術により、又は、予備形成したナノ導体を基板上に（スプレー等により）堆積させることにより用意できる。単一壁型ナノ炭素管は、直径0.8-6nmで、しばしば束の形で作られるのが



一般的である。多壁型ナノ炭素管は、多くの同心の片状黒鉛を含有し、一般的に、直径5-50nmである。両タイプのアスペクト比は、一般的に100-10,000であり、両タイプとも電子放出に有用な小寸法の電界集中端を有する。

【0018】金属、導体セラミック又はポリマ等の導体基板に、ナノ導体を堆積するのが好ましい。望ましくは、ナノ導体は、例えば、Jin他による1999年1月25日出願の、"Article Comprising Enhanced Nanotube Emitter and Process For Fabricating Article" と言う名称の、同時継続中の米国特許出願S. N. 09/236, 966に開示している技術を使用すると、基板に良好に付着する。

【0019】そこで、もつれた状態の集合体30は、電界放出中膜表面に垂直に加わる外部電界に晒される。図4(b)に示すように、このもつれた状態の構造物内の緩いナノ導体端10は、立ち上がり、電力線に沿って自己整列する傾向がある。その結果、電界に晒された、整列したナノ導体端10が得られる。集合体30の一定しない、かつ、もつれた性質の故に、その密度は十分に低く、 $d/h > 0.1$ の基準に合致する。同じ高さを持つ整列したナノ管端を作り出すために、高温のブレードやスペーサを使用して又はレーザービームを使用して、端部を随意にトリミングすることにより、更に放出特性を最適化することができる。このようなトリミングは、Jin他による、1999年1月25日出願の、"Article Comprising Enhanced Nanotube Emitter and Process For Fabricating Article" と言う名称の、同時継続中の米国特許出願S. N. 09/236, 966に詳細に記載されている。図4(c)は、スペーサ31を使用した過剰な部分10Aのトリミングを説明し、図4(d)は、トリミングにより得られた同じ高さのナノ導体10を示している。

【0020】比率 $d/h$ を計算するための平均距離 $d$ や平均高さ $h$ は、解析的に決める。ナノ導体が、実質的に均一な長さの場合、平均距離 $d = \sqrt{(\sigma/\pi)}$ 、ここで、 $\sigma$ は、ナノ導体の面積の数密度である。この距離 $d$ は、一つのナノ導体から他のナノ導体までの一般的距離である。ナノ導体の長さが実質的に均一であり、かつ、基板に垂直であれば、平均高さは単にナノ導体長さの平均値である。長さが均一でしかし基板に垂直でない場合には、 $h$ は、基板からナノ導体の頂部までの距離の平均値である。長さが実質的に不均一である場合、最も高いわずかな数のナノ導体の頂部の下に、基板から距離 $Z$ における上部基準面が定められる。(これらは、殆ど全ての電子を放出するナノ導体である。) 距離 $Z$ は、解析的に、次の式で計算される。

【数1】

$$Z = \left( \sum z_i^{15} \right)^{1/15}$$

ここで高さ $Z_i$ は、基板からナノ導体の頂部までの距離であり、平均は、全てのナノ導体について求められる。 $d$ の値は、上記のように、上部基準面上の、ナノ導体の端部の面積密度から計算する。

【0021】下部基準面は、ナノ導体膜の平均高さで決められる。ナノ導体が平行であり、かつ、均一な膜では、この面はナノ導体の高さの半分くらいの位置にある。適度に乱れている膜では、面は、 $Z = 1/2 \sum (Z_i)^2 / \sum Z_i$ の高さにあり、ここで加算は全てのナノ導体について行う。ナノ導体の平均高さ $h$ は、上部及び下部基準面の間の距離の2倍である。この結果、乱れている膜の $d/h$ 比率は、理想的に整然とした膜の数値に十分一致する。勿論、全てのナノ導体について求められるパラメータは、一般に容認されている統計手法に従ってサンプリングを実施することにより評価することができる。

【0022】図18は、堆積環境に晒した、あらかじめ決めた核生成サイト40を持つ基板11を使用する低密度型ナノ導体アセンブリの代替の製造方法を示している。Cu等の金属粉末を、ナノ導体の核生成及び成長用の触媒として、Fe, Co, Ni又はそれらの酸化物粒子の微細なナノ粒子と混合することにより、模範的な基板を準備できる。これらの粒子の大きさは、1-50nmの範囲が好ましい。1-10nmの範囲であればより好ましい。触媒粒子の容量パーセントは、50%以下が好適である。30%以下であればより好ましい。

【0023】それから混合物の圧縮、焼結、艶出しを行い、かつ、H又は成型ガス等の還元性雰囲気中で熱処理し、Fe, Co又はNiのナノ粒子を核生成サイトとして表面に現出させる。別の方法として、ナノ導体の成長前に溶着室内の元の場所で表面還元を行いし、空気に晒すことによって金属触媒粒子の再酸化を避けることができる。ナノ導体は、露出した触媒粒子上で比較的低密度で成長する。その理由は、一つには、合金基板内に含有される触媒粒子の容量パーセントを制御しているためであり、一つには、合成基板材料の切断又は艶出し面上に露出する触媒粒子の数が実質的に制限されるためである。

【0024】核生成サイトを持つ基板を用意する他の方法を、図5(a)-(d)に示す。図5(a)に示すように、触媒粒子40は、コロイド又は希釈溶液に浮遊し、かつ、ノズル50から基板11にスプレーされる。スプレーした粒子は、随意に、熱処理により基板に拡散接合し、図5(b)に示すように、付着性が増す。スプレーした触媒粒子を、金属(例えば、Cu)、セラミック(例えば、SiO<sub>2</sub>)又はポリマの非触媒層で覆うことにより、スプレーした触媒粒子の相当部分は効力がなくなり、表面に露出する触媒粒子の数が減少する。これ

は図5(c)に示している。この方法でナノ導体の核生成密度を減らす。この被覆層51は、真空堆積(例えば、スパッタリング又は蒸着)又は単にスプレーすることにより、堆積させることができる。リソグラフで被覆層のパターンを作ることでもでき、その結果、図5(d)に示すように、ナノ導体の低密度アレイもまたパターン化される。

【0025】図6(a) - (d)は、核生成サイトを持つ基板を用意する更に他の方法を示す。ここに、触媒金属(Fe, Co, Ni等)を、薄膜60、例えば、1 - 20 nmの範囲の厚みを持つ膜として、化学的蒸着、電気化学的溶着又は物理的な蒸着技術により、基板に堆積させる。基板11は、触媒金属膜の格子定数と大きな違いがある格子定数を持つ導体材料であることが好ましい。大きな違いが触媒金属膜に大きなひずみを引き起こす。それから堆積膜は、高温の熱処理、例えば、200 - 600℃で0.1 - 10時間の熱処理を受ける。不活性又は真空の雰囲気好ましい。図6(b)に示すように、アイランド61の形成は、膜内のひずみやエネルギー全体を減少させるため、この熱処理中に誘発される。これらの微細なアイランド61は、ナノ炭素管の核生成サイトとして役に立つ。ナノ導体の密度を減らすため、図6(c)に示すように、非触媒層によって、これらの触媒アイランドの一部を覆うことができる。それからナノ導体10は、化学蒸着等の既知の方法を使用することにより、限られた数の触媒粒子上で選択的に成長する(図6(d))。

【0026】図7(a)に示すように、触媒粒子40を多孔性の基板11Aに選択的に注入することにより、ナノ導体の密度もまた制御できる。ここで、多孔性シリコン又はシリカ等のナノ多孔性材料が、利用できる細孔70の僅か一部のみに触媒粒子40を注入して、基板11Aとして使用される。細孔70は、サイズ1 - 100 nmの範囲で、開口した細孔であることが好ましい、表面が窪んだ細孔であればより好ましい。触媒粒子の注入は、短期間の真空溶着、予圧スラリー、又は、電子化学的手段を介して、行うことができる。図7(b)に示すように、ナノ導体10は、触媒粒子を保持する細孔からのみ核生成し、成長する。ナノ導体は、一般的に、垂直形状の細孔の幾何学的特徴がもたらす制約により、自己整列する傾向がある。更に整列させるため電界を成長過程で、随意に加える。

【0027】望ましくはないが、過剰な細孔注入又は高度な多孔性のセラミック又はガラス材料にドーピングすることにより、細孔に触媒粒子を過剰に注入することが起こり得る。図8(a)は、そのような過剰な細孔注入を説明する。この場合、非触媒膜51を部分的に覆うことによりナノ導体の密度を減らすことができる。図8

(b)は、非触媒膜51による部分的な被覆を説明し、図8(c)は、その結果生じるナノ導体10の低密度の

成長を示す。

【0028】図9(a) - (c)に示す他の処理技術は、多孔質基板11Aに関連する(図9(a))。基板のナノ細孔70に、希釈した溶液又はスラリー90、例えば、イオンの形で触媒金属(Co, Ni, Fe)を含有する水溶液又は溶解液、又は、触媒粒子40を含有するスラリーを注入する。スプレー堆積又は後方からの吸着により注入を行うことができる(図9(b))。それから溶液又はスラリー90を熱処理し、マトリクス溶液を分解即ち焼き尽し、細孔内で触媒アイランド91を形成させる(図9(c))。多孔質の表面を、それから機械的に艶出し又はイオン加工して、過剰な量の触媒粒子及び分解生成物を除去する(図9(d))。そこでナノ導体10が、触媒粒子の存在が支配する、数が減少した核生成サイトから成長する(図9(e))。

【0029】ある電界放出の用途では、整列したナノ導体高さ等のエミッタ高さの均一性は、一部は陰極及び陽極間又は陰極及びゲート間の短絡による致命的な失敗を避けるため、及び、一部は大多数のナノ導体端部からの最大電界集中及び効率的な電子放出を確実なものにするため、重要である。図5 - 9に記載する電界集中アセンブリ構造物は、ナノ導体高さを20%の変化量内に、トリミングや同一化することにより、例えば、図9(c)の方法を使用して、更に改善できる。

#### 【0030】II. 改良型電界放出装置

改良した低密度型ナノ導体アセンブリは、マイクロ波真空管増幅器やフラットパネル型電界放出ディスプレイ装置を含む、種々の装置に役に立つ。低電圧での効率的な電子放出は、放出源(一般的には約1 - 10  $\mu\text{m}$ の距離)に近接する加速ゲート電極の存在により、一般的には改良されるので、エミッタ構造物の能力を高めるため多くのゲート開口を有することは、効果的である。特に、多くのゲート開口を備える微細な、ミクロン寸法のゲート構造物は、高放出の効率を得るのに効果的である。

【0031】図10は、低密度型ナノ導体素子アセンブリ及びアセンブリに隣接して形成されるグリッド構造物101を有する一般化した電界放出装置100を概略的に示している。グリッド101は、電子放出アセンブリと陽極102との間に配置される導体要素である。グリッドは、陰極103と分離されるが、ナノ導体エミッタアセンブリに十分に近くに配置し、放出を励起する(放出するナノ導体チップの10  $\mu\text{m}$ 内が一般的)。この近接した間隔は、エミッタチップが比較的均一な高さを有する時のみ可能である。

【0032】グリッド101は、一般的に、酸化アルミニウム又は二酸化ケイ素等の電気的な絶縁スペーサ層104により陰極103から分離される。グリッドが、多数の開口105と共に、電気的な導体層、例えば、薄膜又薄箔等を備えることが効果的である。陰極及び陽極



とグリッドとの間に電界を加えた場合、各開口内で、多数のナノ導体10が電子を放出する。絶縁スペーサ106は、陽極及び陰極を離れた状態に保つ。

【0033】グリッド開口105の寸法は、一般的には、平均最大寸法（例、直径）で0.05-100 $\mu$ mの範囲であり、少なくとも0.1 $\mu$ mが有利であり、容易に製造するには少なくとも0.2 $\mu$ mがより有利である。平均最大寸法は、グリッド開口の密度を増し、電子放出を達成するのに必要な電圧を下げるため、20 $\mu$ m以下が有利で、5 $\mu$ m以下がより有利である。円形の開口は、比較的低い垂直方向の運動量のひろがりを持つ、所要の平行電子ビームを提供することに関して、有利である。グリッド導体の厚みは、一般的には、0.05-100 $\mu$ mの範囲であり、0.05-10 $\mu$ mが有利である。

【0034】グリッド導体材料は、一般的には、Cu, Cr, Ni, Mo, 又はそれらの合金等の金属から選ぶが、酸化物、窒化物及び炭化物等のセラミック材料の使用もまた可能である。開口のある（又は多孔の）グリッドは、一般的には、従来の薄膜堆積や写真平板術的なエッチングにより用意する。グリッドは、米国特許番号5,681,196及び5,698,934に記載されているような、高密度の開口ゲートが有利である。非常に微細なナノ導体エミッタを、高密度ゲート開口構造物と組み合わせることが、特に、効果的である。

【0035】このような高密度ゲート開口の構造物は、前記した5,681,196号特許に記載した部分マスク技術を使うと、都合良く作ることができる。特に、ナノ導体エミッタ構造物の形成後、マスク粒子（一般的に5 $\mu$ m以下、より効果的には1 $\mu$ mの最大寸法を有する金属、セラミック又はプラスチック粒子）をエミッタ表面に、例えば、スプレー又は散布により、適用する。SiO<sub>2</sub>又はガラス等の誘電体膜層を、蒸発又はスパッタリングによりマスク粒子の上に堆積させる。それからこれらの粒子を所定の位置に維持しながら、Cu又はCr等の導体層を誘電体に堆積させる。陰影効果により、各マスク粒子直下のエミッタエリアは、誘電体膜を持たない。それからマスク粒子を、刷毛で取るか又は吹き飛ばすと、高密度の開口を有するゲート電極が残る。

【0036】図11は、以上のような粒子マスク技術を使用したエミッタグリッドの製造を説明する。マスク粒子110を、突き出ているナノ導体10の上に置く。絶縁層104及びグリッド導体層101を堆積しても、マスク粒子110がナノ導体エミッタの部分部分をブロックする。マスク粒子110を取り除くと、ナノ導体10が、結果として生じる開口を通して露出する。それで結果として生じる構造物が、装置に組み入れられる。

【0037】図12は、マイクロ波真空管増幅器装置—ここでは改良型ナノ導体アセンブリを使用した進行波管(TWT)—の図式的な断面図である。管装置は、排気

した管120、電子銃121の形の電子源、マイクロ波入力信号を取り入れる入力窓122、電子が入力信号と相互作用する相互作用領域123、及び、電子から派生したマイクロ波出力が管から取り出されるマイクロ波出力窓124を含む。TWTの場合、他の所要な構成品は、一般的には、相互作用領域123を通った電子ビームを集束するための収束磁石（図示されない）、出力マイクロ波が生み出された後電子ビームを集束する集電極125及び出力の不整合から管へ反射して戻ったマイクロ波を吸収する内部減衰器（図示されない）を含む。TWTでは、一般的には、相互作用領域123は、広周波数帯域の用途には導体螺旋、高出力用途には双子キャビティ領域である。電子銃121は、電子ビームが、銃から発射後所要の軌道を進むように、電子ビームを生成し、加速し、電子ビームを集束する電子源である。

【0038】図13は、熱電子陰極130、電子放出を励起させるための一個又はそれ以上のグリッド131、電子をビームに集束する収束電極132、及び、更にビーム134を相互作用構造物123に制御するための開口のある陽極133を備える、従来の電子銃を概略的に説明する。TWTの用途には、比較的低压で高電流での長い、薄い電子ビームが有効である。電子銃は、プレーナ陽極がプレーナ陰極と面しているコンフィギュレーションからピアース銃、円錐ダイオード電極、楕円シリンダ又は球形キャップの陰極等の複雑なコンフィギュレーションまである。

【0039】陰極130及びグリッド131は、図12のTWTにおける電子ビーム用の電子源である。陰極は、下記の特質及び能力を有することが有利である。

(1) 加熱又は衝撃等の外部からの励起の必要なしで電子を自由に放出できる表面である、(2) 高電流の供給、(3) 電子放出の連続性が実質的に損なわれない長期間の寿命、(4) 電子運動量の小さなひろがりを持つ狭いビームを作り出すことが可能である、及び、(5) 陰極で又は近くで被変調電子ビームを作り出すことができる。従来の熱イオン陰極と対照的に、改良型ナノ管エミッタアセンブリを備える冷陰極はこれらの特性がある。特に、ナノ導体をベースにした冷陰極は、電界を加えると、室温で速く放出できる。それらは、数ミクロンの距離にわたって被変調電子ビームを作ることが可能であり、(グリッドが直接行うビーム変調の場合のように、) TWT管設計で、短縮した相互作用領域の使用が可能である。その結果、より軽い、よりコンパクトな装置となる。

【0040】図12及び図13に示す装置の作動時には、電子ビーム134は、グリッド131及び陽極133に加えた高電圧により陰極から加速する。それから電子ビームは相互作用構造物123にショットされ、そこで電子ビームはマイクロ波入力信号と相互作用し、その結果、電子及び信号と一緒に相互作用構造物123を通



過するにつれて、ビーム134が増幅される。電子が、相互作用構造物123をマイクロ波信号と同じ速度で進むことが有利である。入力信号の力が電子ビーム134を変調し、被変調電子ビームが、増幅した入力信号を出力124で生成する。

【0041】ナノ導体をベースにした冷陰極をマイクロ波真空管装置で使用する時、電子ビームの広がりや合理的な水準に保つことが望まれる。電子は、陰極表面からゼロではない速度及び面法線に対して種々の角度で現れる。かくして、電界放出された電子は、電子ビーム軌道方向での運動量分布値を有する。これらの影響—一定しない電子の放出、陰極から陽極への行路に垂直な、望ましくない運動量及びその結果生じる電子軌道の微視的なスケールでの横切り—これら全ては、散弾雑音が引き起こすマイクロ波増幅器の性能を損なうだけではなく、集束するビームが得ることができる最小径も減少させる。それ故、もし電子ビームが殆ど平行であるということとでなければ、グリッド内の異なる開口からの電子ビームが合体しないようにすることが望ましい。特に、個々に分散しながら、ビームが合体すれば、いかなるところでも種々異なる運動量を持つ電子が認められるため、その結果生じるビームの相空間の密度が低下する。

【0042】静電レンズを開口内に作って、各開口からの電子の発散角度を減らすことができる。しかし、リュールヒルの定理は、レンズが垂直方向の運動量の広がりを減らすことができる程度を抑制する。もし放出面積がレンズ口径と同じであれば、実質的な改良は得られない。もし放出面積がレンズ口径より小さいければ、レンズの半径に対する放出エリアの半径の比率により（適切なレンズ設計で）垂直方向の運動量分布を減少させることが可能である。

【0043】それ故、各開口の中心近くの小さいスポット、即ち開口面積の多くて70%、からのみ放出するようにすることが望ましい。開口面積の多くて50%であればより効果的である。複数の放出開口に対して、僅かの小面積（開口面積より小さい）のみ導体があるように基板をバタニングすれば、より放出を制御することが可能である。放出開口内の中心部のみが活性化し、電子を放出するように、例えば、開口の中心を除く全てに、ナノ導体エミッタに非放出被覆層を堆積させることにより、ナノ導体取り込み工程を制御すれば、放出を制御することも可能である。

【0044】本発明は、発散角度を減少させる改良技術を提供する。本発明に従って、多層の、開口のあるグリッドを使用し、そこでは一番目のグリッドが負電位で作動する。図14に示すように、多層グリッド構造物は、少なくとも、二層のグリッド導体を有する。少なくとも四層であればより効果的である。グリッド導体101A、101B、101C、101Dは、絶縁体104A、104B、104C、104Dから分離し、かつ、

開口140の配列を定める。各開口内にあるナノ導体エミッタ10は、陰極導体141により支持され、それらは基板11上にある。グリッド導体101A-101Dが、進行中の電子ビームが集束されることを可能にする。

【0045】エミッタ（101A）に最も近い一番目グリッド層には、一般的には、負のバイアスを加え、グリッド開口140の端近くの電界放出を抑制して、垂直方向の運動量を減らす。一番目グリッドへの負のバイアスはまた、発散電子ビームを、面法線に殆ど平行に近い運動量を有するビームに集束する。（単一のグリッドは、もし陽極に加えた電界が十分に大きく、負をチャージしたグリッドの存在があっても強制的に放出できれば、同様に、有益な特性を提供する。しかしながら、多層グリッドは、陽極に必要な電圧を低下させることに関して、及び、より平行な電子ビームを提供することに関して効果的である。）

【0046】一番目のグリッドは、一般的には、陰極上で0.05から10の平均最大開口寸法（例えば、円形の開口であれば直径）であり、0.3から2であればより効果的である。一般的には、開口は円形でかつ、0.05から100 $\mu\text{m}$ の直径を有する。少なくとも0.1 $\mu\text{m}$ であれば効果的であり、少なくとも0.2 $\mu\text{m}$ であればより効果的である。この一番目のグリッドは、孔の端近くの陰極面の電界を減少させ、それにより端部からの放出を選択的に抑制する。引き続くグリッドは、一般的には陰極に対して正電圧となる。

【0047】多層グリッド構造物を、従来の薄膜堆積および写真平板術の技術により用意できる。前に述べるとともに図15と図16で示すように、部分マスク技術により、図14のグリッド構造物を用意することもまたできる。グリッド導体層101A-101Dの厚みは、一般的には、0.05から100 $\mu\text{m}$ の範囲であり、0.1から10 $\mu\text{m}$ であればより効果的である。グリッド導体層は、一般的には、Cu、Cr、Ni、Mo、W、又はそれらの合金等の金属から選択するが、酸化物、窒化物及び炭化物等の導体セラミックの使用もまた可能である。絶縁層104A-104Dは、一般的には、シリカまたはガラス等の材料から作られる。

【0048】図15において、マスク粒子150は、一般的には、強磁性体（例えば、Fe、Ni、Co、又はそれらの合金）である。所要の粒子サイズは、一般的には、平均直径で0.1-20 $\mu\text{m}$ の範囲である。粒子の配置中、例えばナノ管エミッタ構造物への散布することにより、垂直な磁場を加える。それが、強磁性体の粒子150が垂直に伸びた、少なくとも二個の粒子を含む球の鎖が形成されることになる。幾つかの球の鎖は、他より多くの粒子を有するかもしれないが、このことは多層グリッド構造物の堆積処理には影響を与えない。絶縁体スペーサ膜（104A-104D）及びグリッド導体膜

(101A-104D)を交互に多層スタックに堆積後、磁場を除く。強磁性体のマスク粒子150もまた、例えば、永久磁石又は電磁石を使用して、又は、化学的なエッチングにより除く。

【0049】代替の粒子マスクの方法を、概略的に図16に示す。この方法では、伸長した即ち長球のマスク粒子160を垂直の磁場のもとで散布する。その結果、粒子は、異方性の形状のため垂直に立ち、次行程の、多層グリッド構造物(100A-100D及び101A-101D)、導体11及びナノ導体エミッタ10の堆積中、マスク粒子として役に立つ。好都合にも、導体/ナノ導体アセンブリを大きな基板141で支持できる。

【0050】伸長したマスク粒子160は、一般的に、1.0-20 $\mu\text{m}$ の範囲の軸方向の平均最大長さ、例えば、直径、及び、少なくとも直径に対する長さのアスペクト比2を有する。例えば、ナノ導体エミッタ層から所要の高さに配置した多孔のテンプレート(示されない)を通して、マスク粒子を薄膜堆積させることにより(例えば、スパッタリング、蒸着、無電解メッキにより)、粒子160を用意することは可能である。このタイプの伸長したマスク粒子の適切な材料には、Cu, Al, 等の金属、容易に水又は溶媒に溶けるポリマ(例えば、ポリビニルセテート、ポリビニルアルコール、ポリアクリルアミド、アクリロニトリル-ブタジエンスチレン又はABS)、揮発性ポリマ(例えば、PMMA)、又は、容易に溶解する塩(例えば、NaCl)がある。粒子の堆積後、テンプレートを取り除き。多層グリッド構造物がマスク粒子上に堆積により形成される。それからマスク粒子を取り除き、開口を露出させる。

【0051】図14の陰極及びゲート構造物の表面形状は、マイクロ波増幅器で使用されるように、必ずしも平滑でなくともよい。変形型バルクナノ導体合成エミッタ、又は、薄膜アレイエミッタを蒸着させた、曲がった基板を使用することも可能である。例えば、エッチング又は機械的艶出し(例えば、Si等の材料の場合)又は塑性変形(Cu, Mo, Nb, W, Fe, Ni, 又はそれらの合金等の延性のある金属の場合)により、曲がった基板を用意する。

【0052】図14のナノ導体を含有する陰極および多層グリッド構造物を、熱イオン放出陰極の代りに、TW Tに使用すると効果的である。又、図14の陰極/グリッド構造物が、放出電子をビームに集束させる目的で、僅かに凹形であると効果的である。

【0053】図13及び図14のナノ導体構造物は、四つの特徴により陰極から放出する電子の垂直方向の運動量のひろがり減少する。(1)低電圧放出がビームのひろがりを減じるのに貢献する。もしエミッタの形状を一定に保つと、垂直方向の運動量のひろがりは、放出電圧の平方根として概算される。本発明に従って用意した、電界集中型の、突出した形状の低密度ナノ管エミッ

タを使用すると、低電圧放出が可能になり、それによりマイクロ波増幅器の運転時、垂直方向の運動量が減少する。(2)電子放出が、中央部に限定され、それは、グリッド開口面積全体よりはるかに小さい。(3)多層グリッド構造物の積み重ねが電子ビームを集束させる。

(4)凹形の基板が、更に電子ビームを集束させる。

【0054】本発明のナノ導体をベースにしたエミッタを使用してフラットパネル型電界放出ディスプレイを作ることにも可能である。そのような電界放出ディスプレイは例えば、ダイオード設計(即ち陰極-陽極コンフィギュレーション)又はトリオード設計(即ち陰極-グリッド-陽極コンフィギュレーション)で作られる。グリッド電極を使用すると効果的である。前述のように、ナノ導体エミッタ陰極の近接に高密度の開口ゲート構造物を使用するとより効果的である。

【0055】ディスプレイ用途では、ディスプレイの各ピクセルでのエミッタ材料(冷陰極)は、とりわけ、放出特性を平均化し、ディスプレイ品質の均一性を求める目的のため、多層エミッタから構成されることが望ましい。ナノ導体の極微的な性質のため、エミッタは、多くの放出ポイントを、一般的には、100x100 $\mu\text{m}^2$ のピクセル当たり10<sup>4</sup>以上の放出チップを提供する。これは、5-100nmの管状直径を持つナノ導体の0.01-1%の面積密度となる。本発明におけるエミッタ密度は、少なくとも、1/ $\mu\text{m}^2$ であることが効果的で、少なくとも10/ $\mu\text{m}^2$ であればより効果的である。低電圧を加えての効率的な電子放出は、一般的には、近接した(一般的には、約1ミクロンの距離)加速するゲート電極により達成されるので、多数エミッタの性能を活用するために、一定のエミッタ面積に多数のゲート開口を有することは有利である。放出効率を向上するため、できるだけ多くのゲート開口を持つ、微細なミクロン寸法の構造物を有することもまた望ましい。

【0056】図17は、本発明のナノ導体エミッタ構造物を使用するフラットパネル型電界放出ディスプレイを説明する。ディスプレイは、複数のナノ導体エミッタ10及び真空密閉内でエミッタ10から離れて配置した陽極102を含む。透明な絶縁基板170上に形成される陽極導体102には蛍光体層171が設けられ、支持台に置かれる。陰極及び陽極との間に、エミッタからわずかに離れた多孔の導体ゲート層101がある。都合よく、ゲート101は絶縁層104により陰極11と離れている。

【0057】陽極とエミッタとの間の間隔を密閉し、かつ、真空引きする。電源172により電圧を加える。ナノ導体エミッタ10からの電界放出電子は、ゲート電極101により加速し、陽極導体層102(一般的には、インジウムスズ酸化物)に向かう。加速電子は、蛍光体層171に衝突するので、ディスプレイ像が現れる。

【0058】

【発明の効果】以上説明したように、本発明によれば、ナノ導体の電子放出特性を有効に活用した電界放出装置を提供することができる。

【図面の簡単な説明】

【図1】(a)(b)は、従来のナノ導体アセンブリの関連する特徴を説明する図、(c)(d)は、低密度型ナノ導体アセンブリの該当する特徴を示す図。

【図2】アセンブリのナノ導体の電界放出サイト近くの電位を、第1の管高さに対する最も隣接した距離(d)の関数として、シミュレーションしたものを示す図。

【図3】アセンブリのナノ導体の電界放出サイト近くの電位を、第2の管高さに対する最も隣接した距離(d)の関数として、シミュレーションしたものを示す図。

【図4】低密度型ナノ導体アセンブリを製造する手法を説明する図。

【図5】低密度型ナノ導体アセンブリを製造する手法を説明する図。

【図6】低密度型ナノ導体アセンブリを製造する手法を説明する図。

【図7】低密度型ナノ導体アセンブリを製造する手法を説明する図。

【図8】低密度型ナノ導体アセンブリを製造する手法を説明する図。

【図9】低密度型ナノ導体アセンブリを製造する手法を説明する図。

【図10】低密度型アセンブリを使用した電界放出装置を表す図。

【図11】低密度型アセンブリを使用した電界放出装置を表す図。

【図12】低密度型アセンブリを使用した電界放出装置を表す図。

【図13】低密度型アセンブリを使用した電界放出装置を表す図。

【図14】低密度型アセンブリを使用した電界放出装置を表す図。

【図15】低密度型アセンブリを使用した電界放出装置を表す図。

【図16】低密度型アセンブリを使用した電界放出装置を表す図。

【図17】低密度型アセンブリを使用した電界放出装置を表す図。

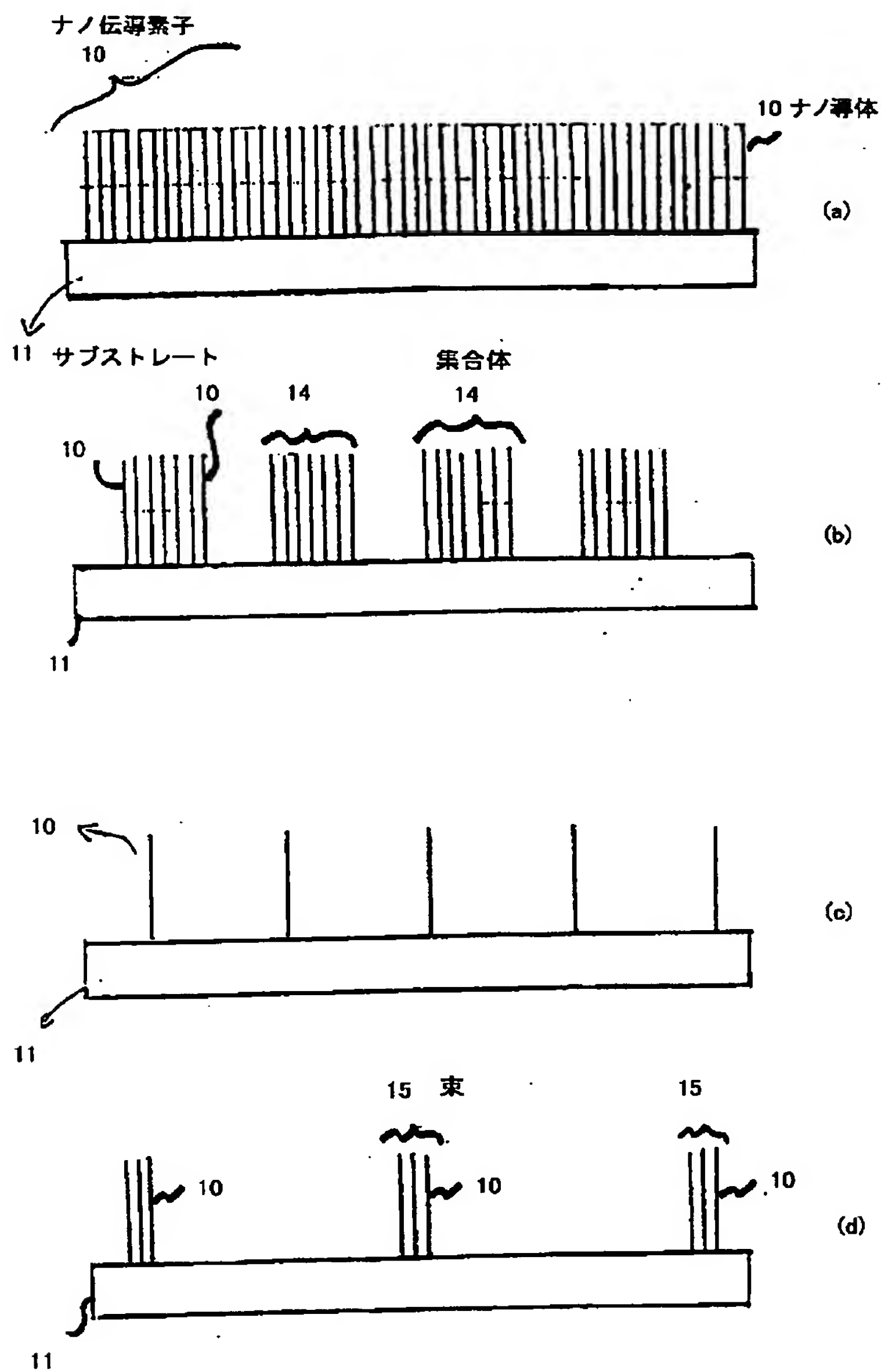
【図18】低密度型ナノ導体アセンブリを製造する手法を説明する図。

【符号の説明】

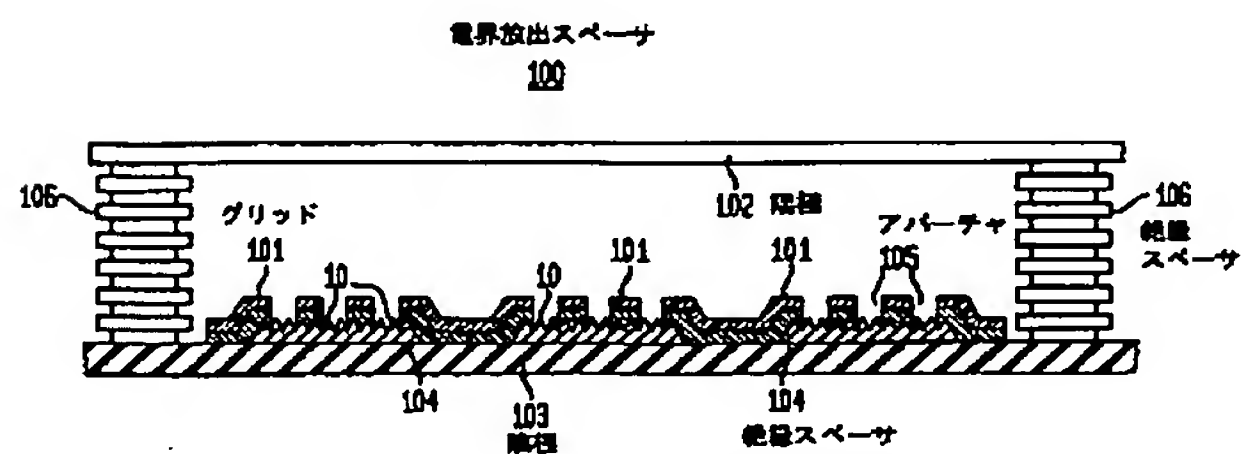
10…ナノ導体  
10A…部分  
11…基板  
14…集合体  
15…束  
30…集合体  
31…スペーサ  
40…核生成サイト  
50…ノズル  
51…被覆層  
60…薄膜  
61…アイランド  
70…細孔  
90…スラリ  
91…触媒アイランド  
100…電界放出装置  
101…グリッド  
101A-101D…グリッド導体  
102…陽極  
103…陰極  
104…絶縁スペーサ層  
104A-104D…絶縁体  
105…開口  
106…絶縁スペーサ  
110…マスク粒子  
120…管  
121…電子銃  
122…入力窓  
123…相互作用領域  
124…マイクロ波出力窓  
125…集電極  
130…熱電子陰極  
131…グリッド  
132…収束電極  
133…陽極  
134…電子ビーム  
140…開口  
141…陰極導体  
150…マスク粒子  
160…マスク粒子  
170…基板  
171…蛍光体層  
172…電源



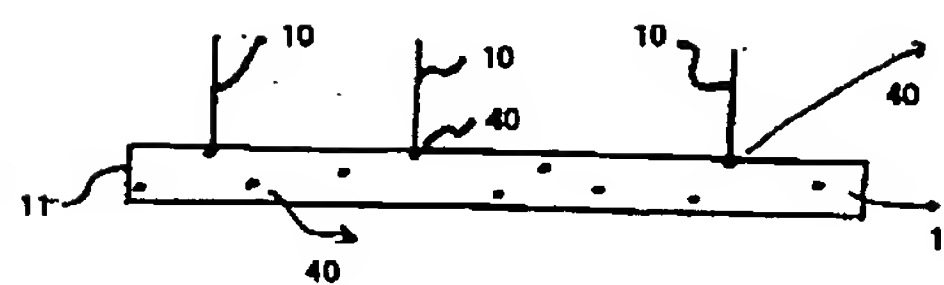
【図1】



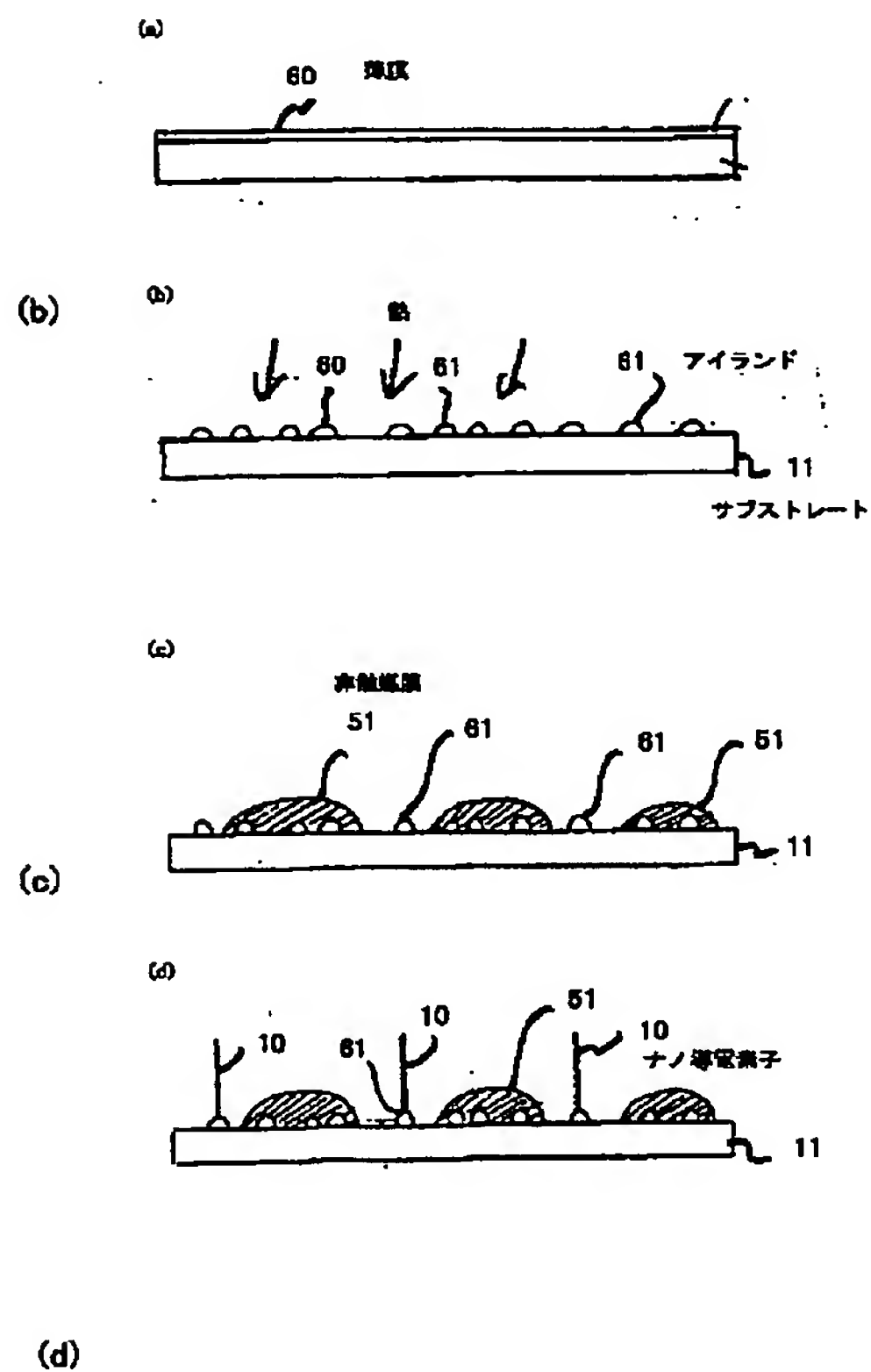
【図10】



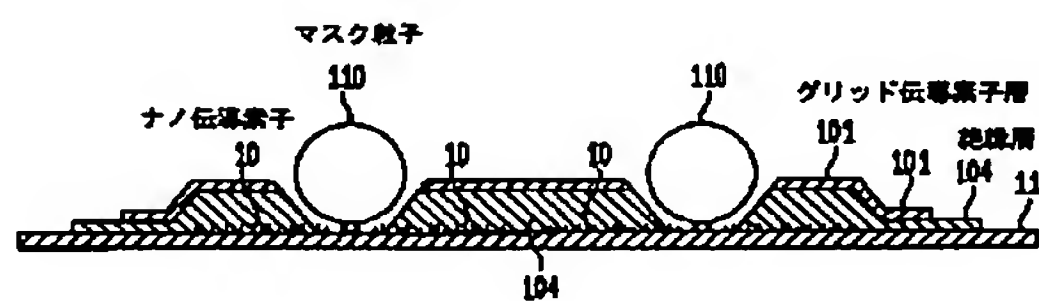
【図18】



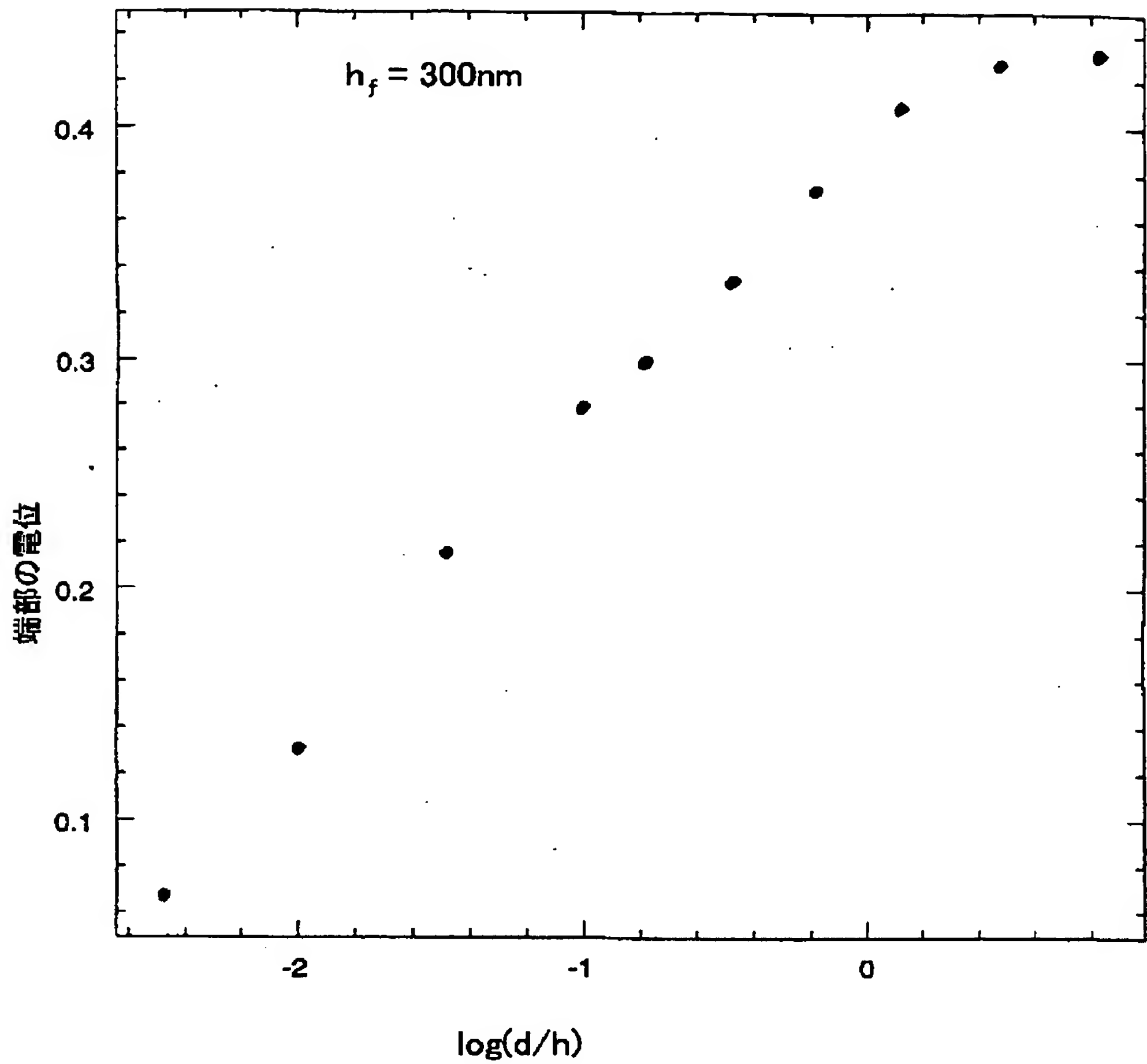
【図6】



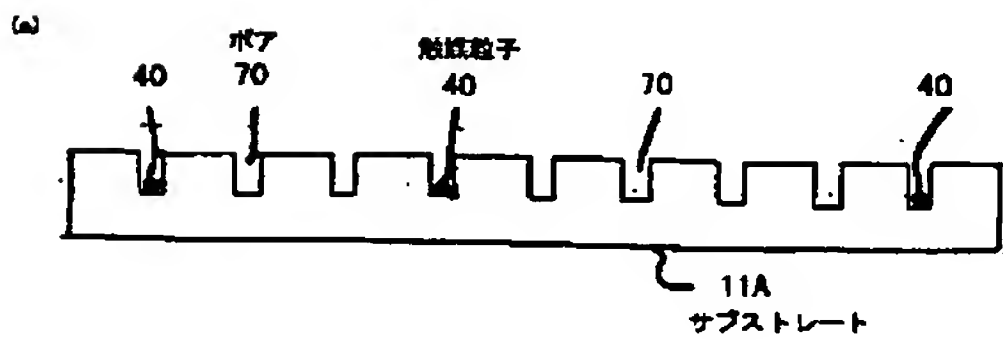
【図11】



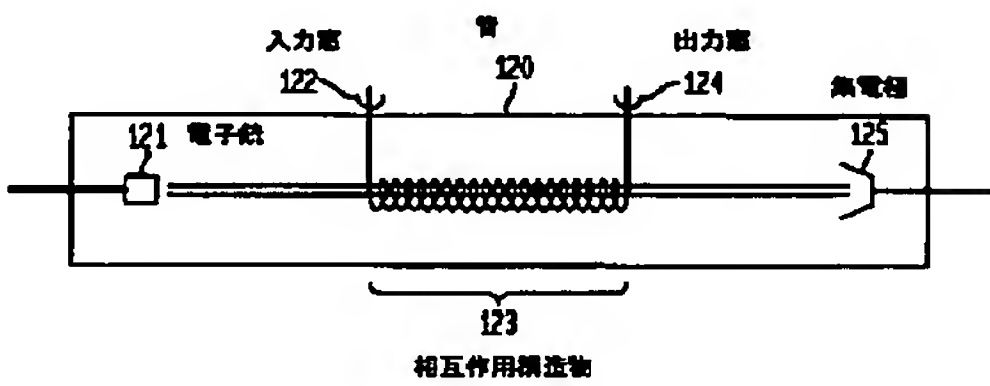
【図2】



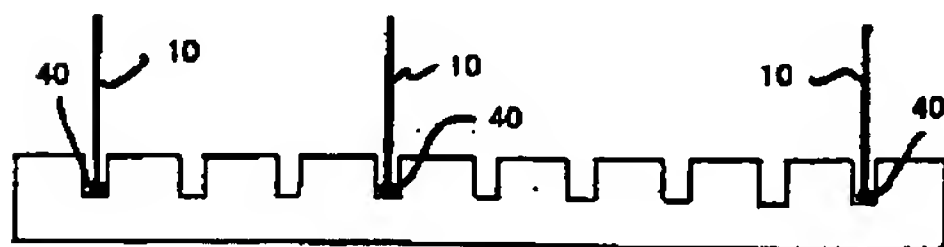
【図7】



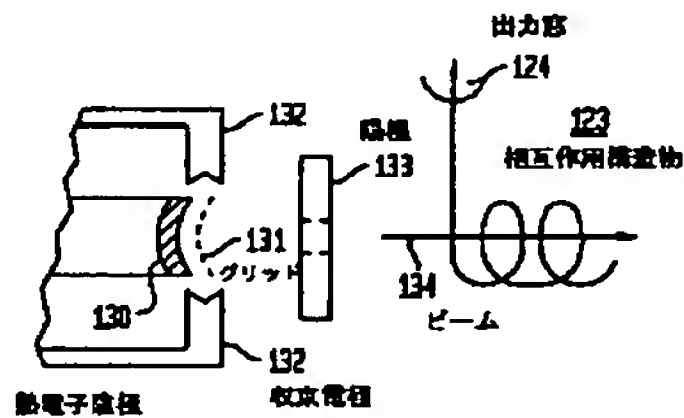
【図12】



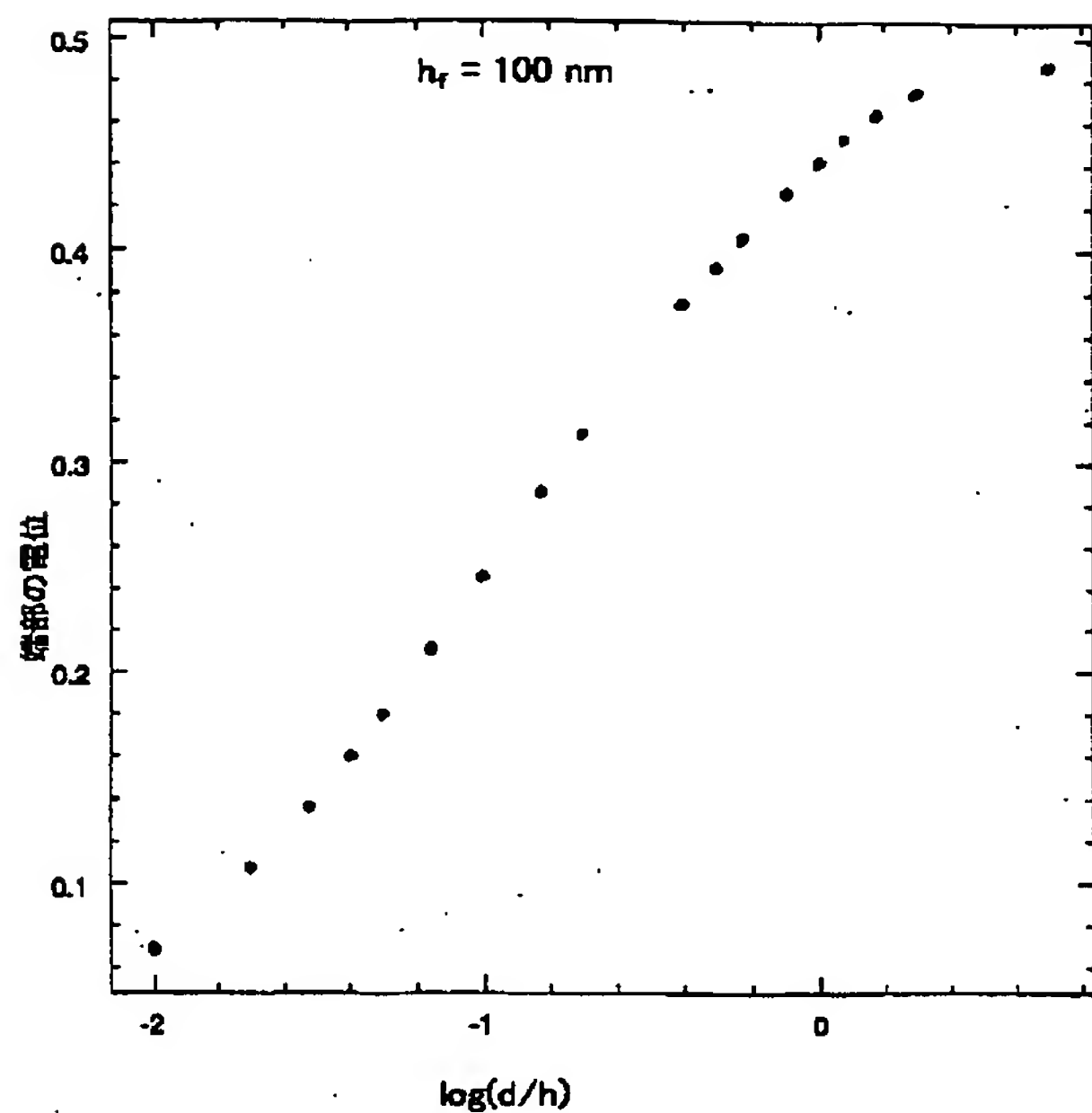
2



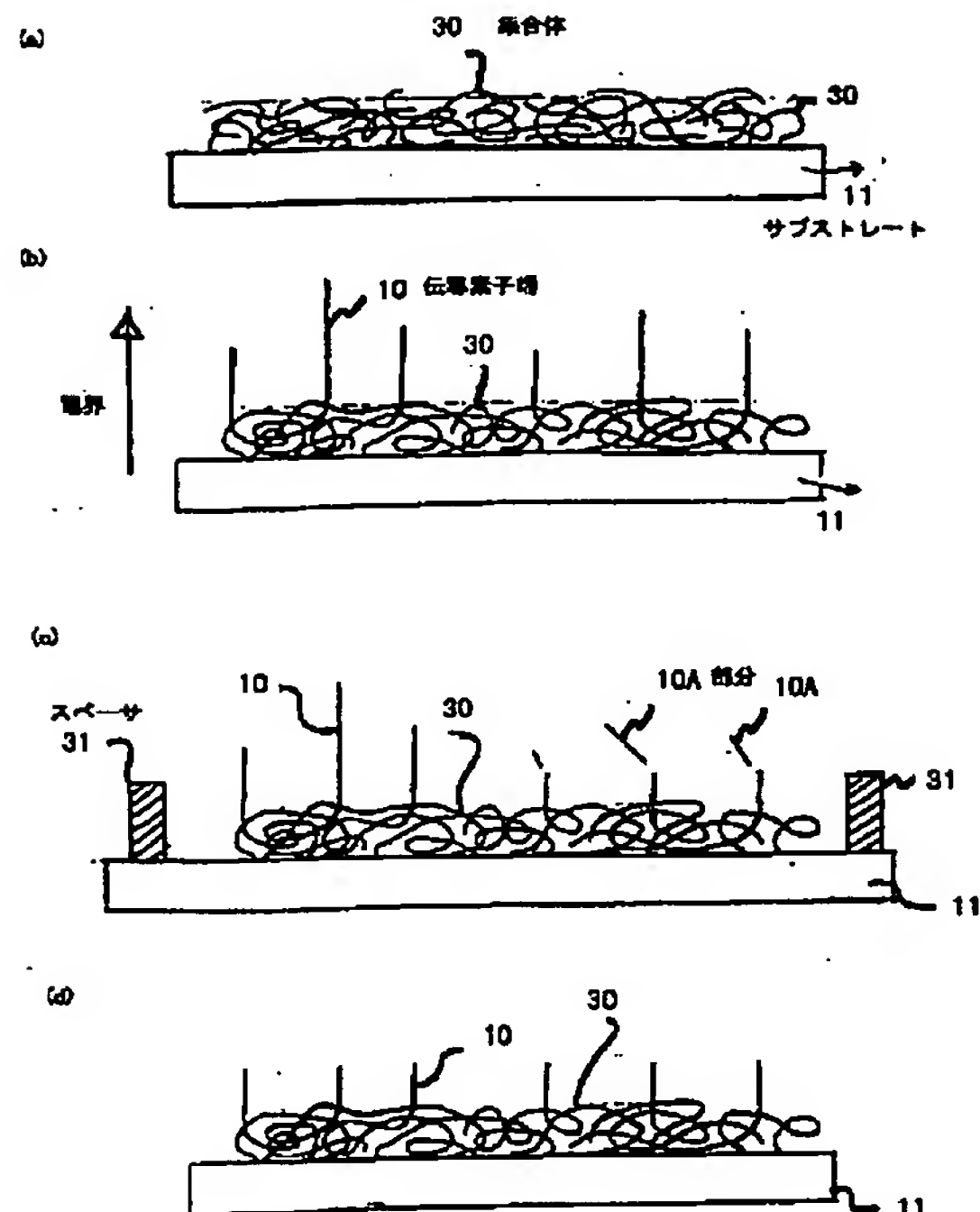
【図13】



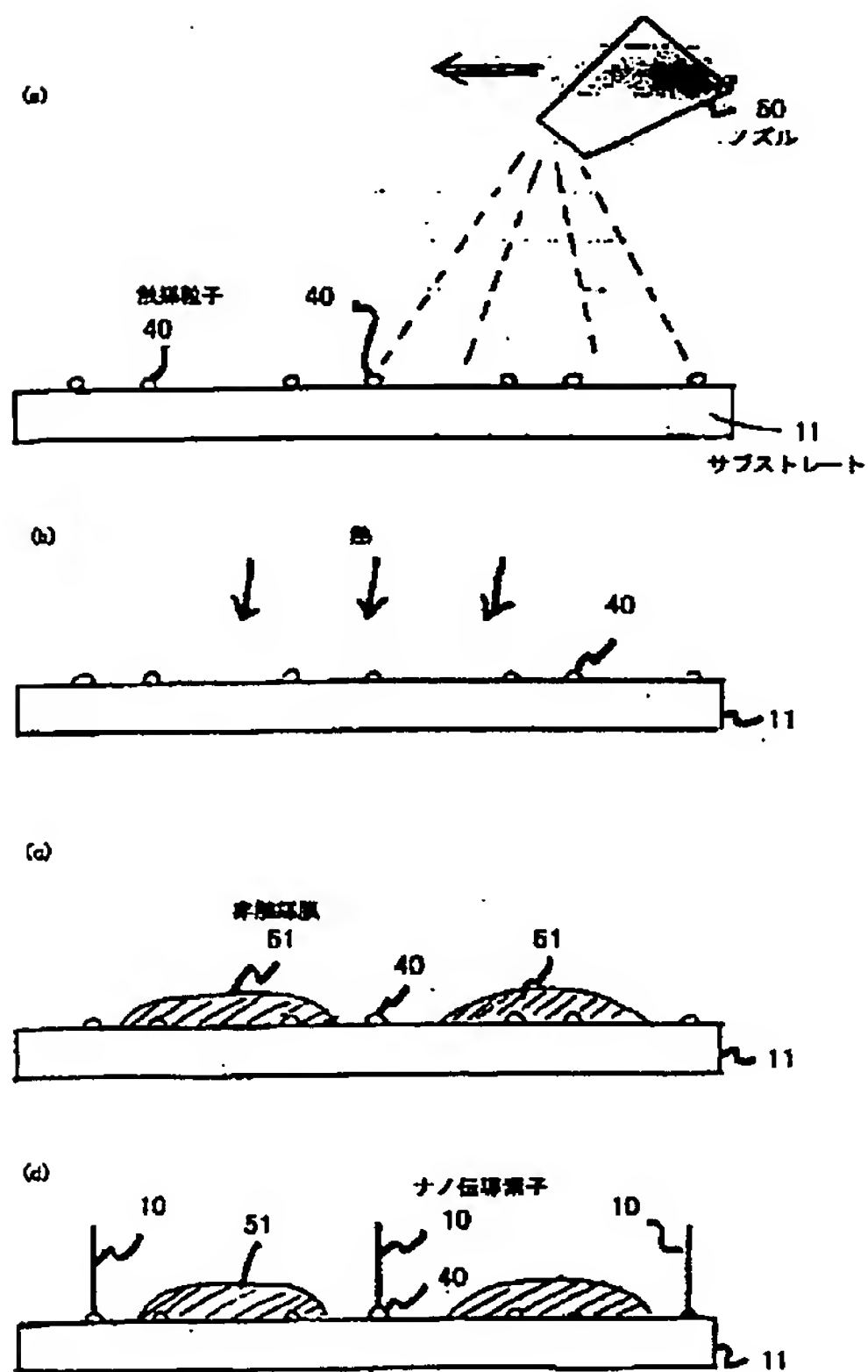
【図3】



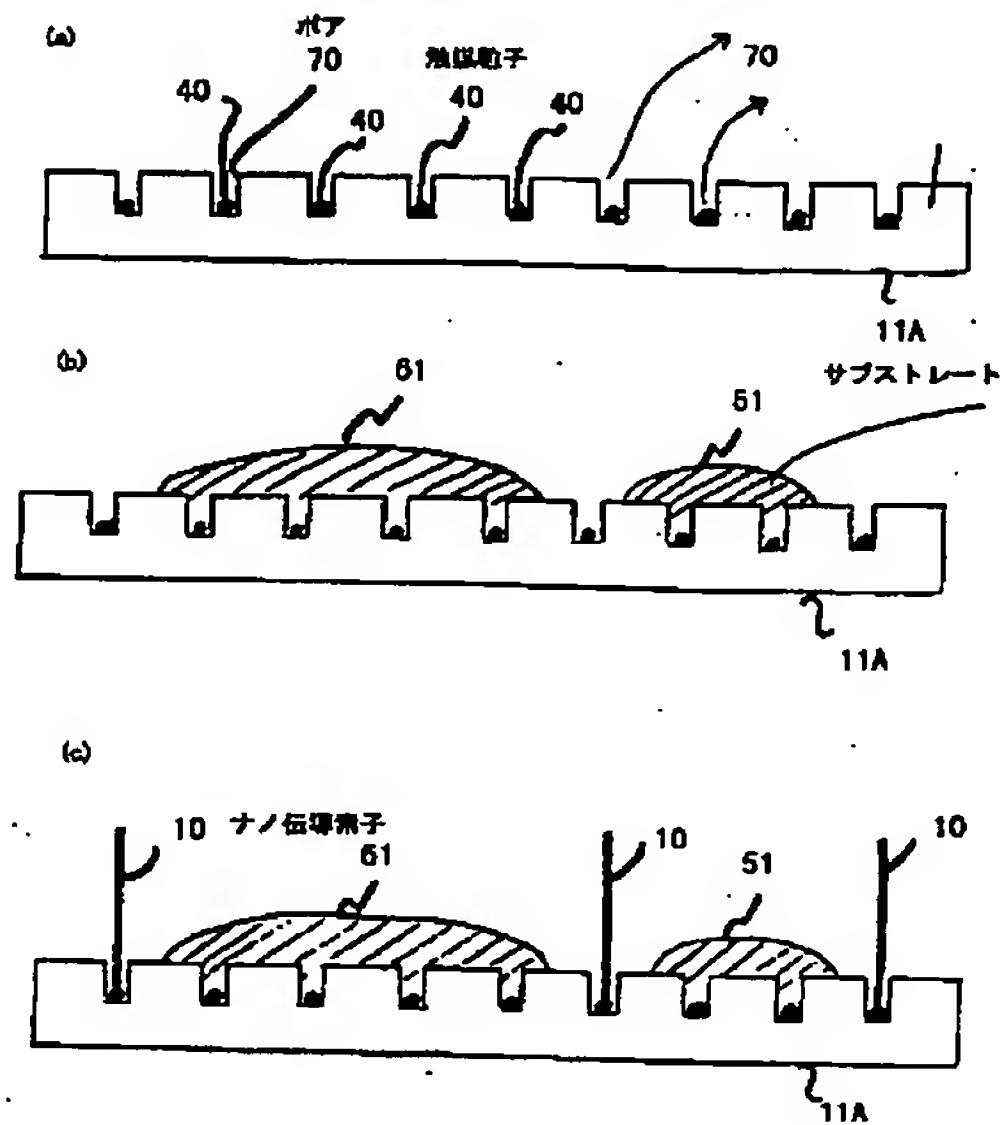
【図4】



【図5】

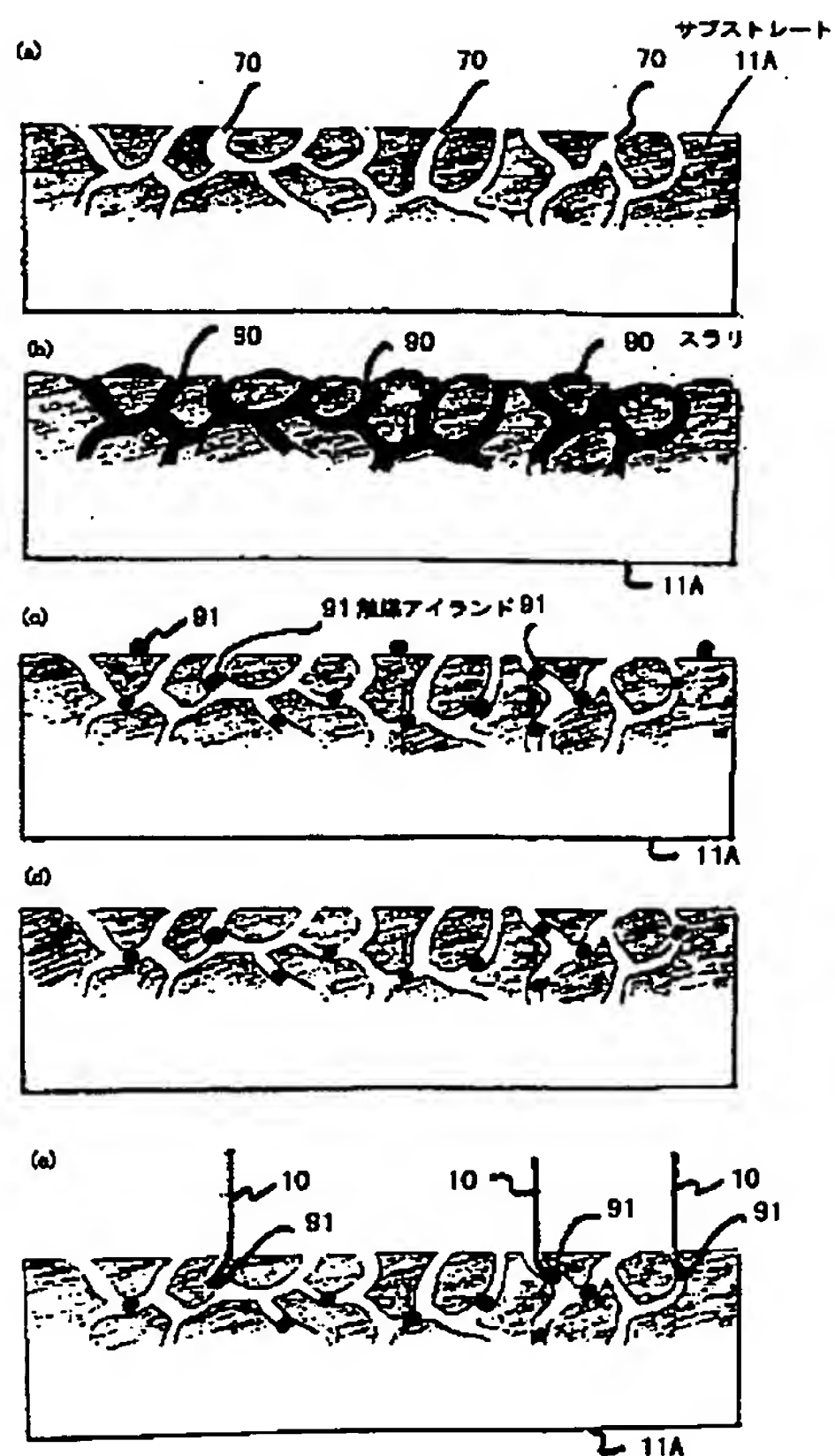


【図8】

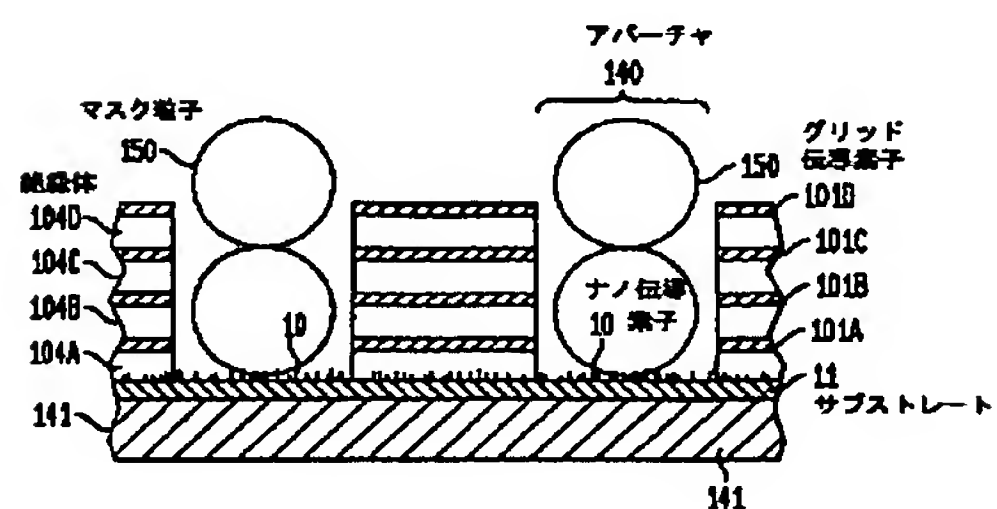




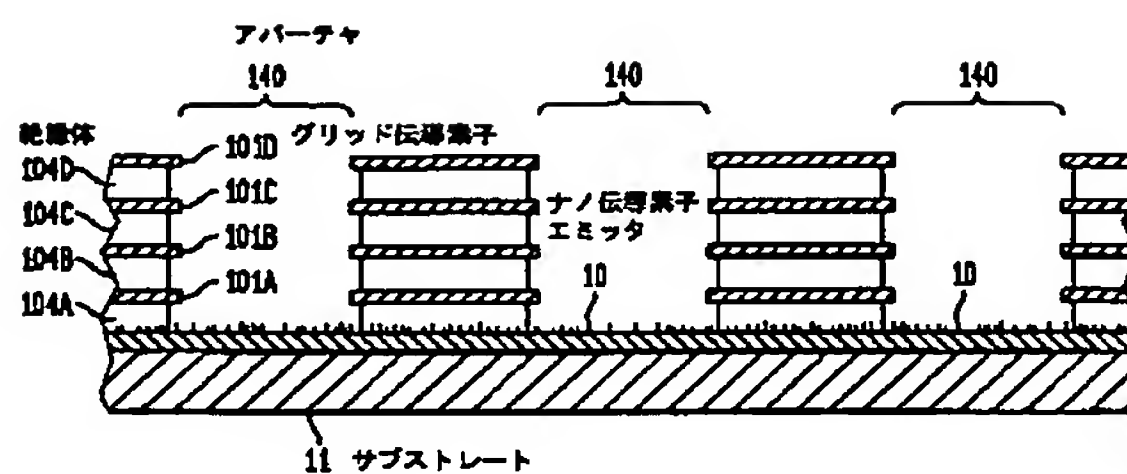
【図9】



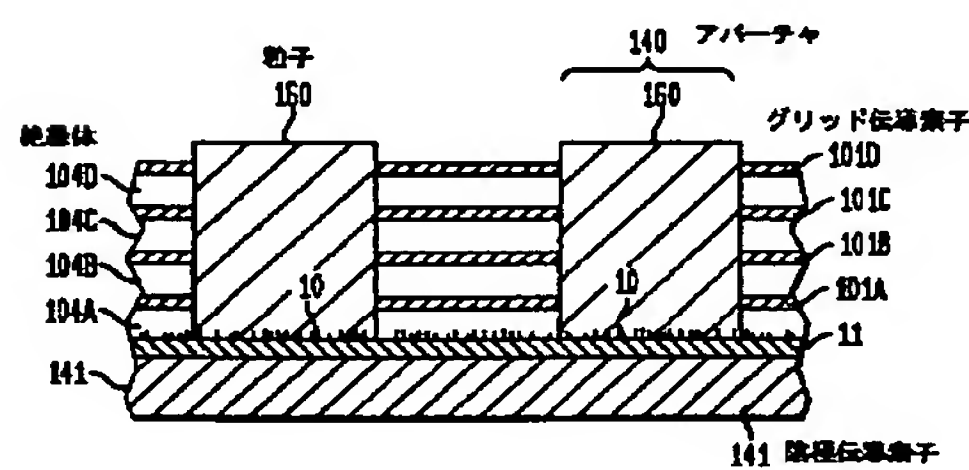
【図15】



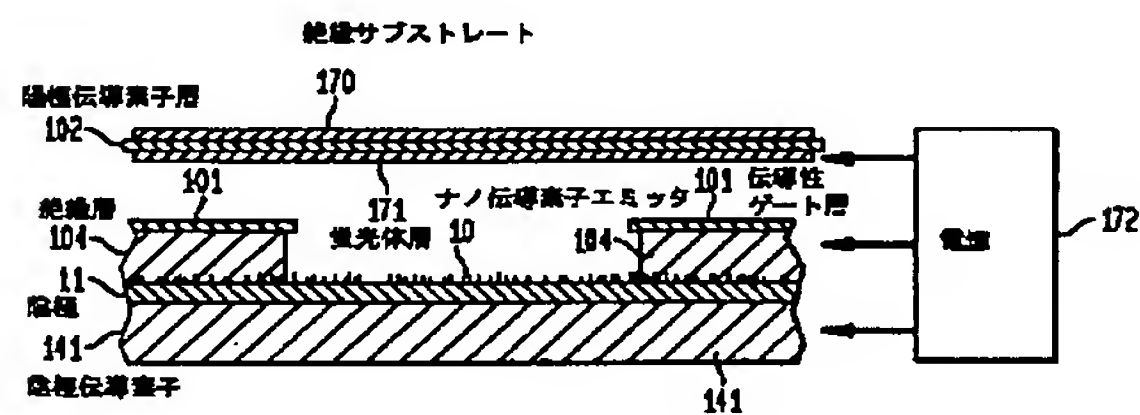
【図14】



【図16】



【図17】



フロントページの続き

(51)Int.Cl.<sup>7</sup>  
H01J 31/12

識別記号

F I  
H01J 31/12

ターマコード (参考)  
C

(71)出願人 596077259  
600 Mountain Avenue,  
Murray Hill, New Jersey 07974-0636 U. S. A.

(72)発明者 クン ムーン チョイ  
アメリカ合衆国、07076 ニュージャージー  
ー、スコッチ ブレインズ、スブルース  
ミル レーン 50

(72)発明者 スンゴ ジン  
アメリカ合衆国、07946 ニュージャージー  
ー、ミリングトン、スカイライン ドライブ 145

(72)発明者 グレゴリー ビー、コチャンスキー  
アメリカ合衆国、08812 ニュージャージー  
ー、ドゥネレン、サード ストリート  
324

(72)発明者 ウィ チュー  
アメリカ合衆国、07059 ニュージャージー  
ー、ウォーレン、シュアーマン テラス  
4